

F6

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-291714

(P2001-291714A)

(43) 公開日 平成13年10月19日 (2001.10.19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード (参考)
H 0 1 L 21/314		H 0 1 L 21/314	A 4 G 0 7 7
C 3 0 B 23/08		C 3 0 B 23/08	M 5 F 0 4 0
	29/38	29/38	D 5 F 0 5 8
H 0 1 L 21/203		H 0 1 L 21/203	M 5 F 0 8 3
27/10	4 5 1	27/10	4 5 1 5 F 1 0 2
審査請求 未請求 請求項の数 7 O L (全 6 頁) 最終頁に続く			

(21) 出願番号 特願2000-106282(P2000-106282)

(22) 出願日 平成12年4月7日 (2000.4.7)

(71) 出願人 000231464

株式会社アルバック

神奈川県茅ヶ崎市萩園2500番地

(72) 発明者 清水 三郎

神奈川県茅ヶ崎市萩園2500番地 日本真空  
技術株式会社内

(72) 発明者 園田 早紀

神奈川県茅ヶ崎市萩園2500番地 日本真空  
技術株式会社内

(74) 代理人 100102875

弁理士 石島 茂男 (外1名)

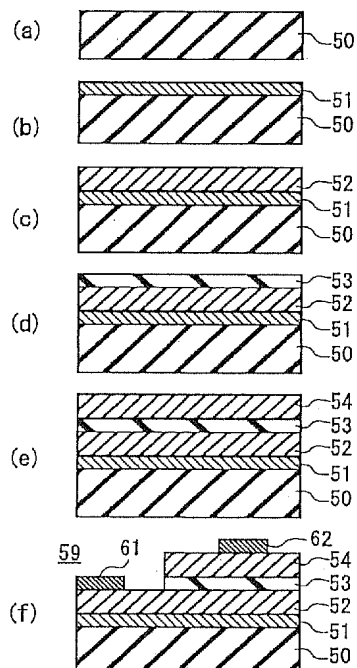
最終頁に続く

(54) 【発明の名称】 絶縁膜の形成方法

(57) 【要約】

【課題】 欠陥のないIII族窒化物薄膜／絶縁膜を形成する。

【解決手段】 III族窒化物薄膜52を成長させた後、ドーパントの分子線を停止させ、代わりに雰囲気中に炭化水素ガスを導入し、炭素が添加されたIII族窒化物薄膜から成る絶縁膜53を形成する。更に、炭化水素ガスの導入を停止し、III族元素を含む分子線と共にドーパントとなる分子線を発生し、絶縁膜53表面にIII族窒化物薄膜54を形成する。絶縁膜53がIII族窒化物薄膜の構造であるので、絶縁膜53とIII族窒化物薄膜52、54の界面が乱れず、欠陥が生じない。



## 【特許請求の範囲】

【請求項 1】 III族窒化物薄膜のエピタキシャル成長中の雰囲気中に炭化水素ガスを導入し、炭素が添加されたIII族窒化物薄膜から成る絶縁膜を形成する絶縁膜の形成方法。

【請求項 2】 前記絶縁膜は、分子線エピタキシャル法によって成長させる請求項 1 記載の絶縁膜の形成方法。

【請求項 3】 請求項 1 又は請求項 2 記載の絶縁膜の形成方法であって、前記絶縁膜は、III族窒化物薄膜をエピタキシャル形成した後、前記エピタキシャル形成の雰囲気中に前記炭化水素ガスを導入し、前記III族窒化物薄膜上に成長させる絶縁膜の形成方法。

【請求項 4】 III族窒化物薄膜と、該III族窒化物薄膜表面に、前記III族窒化物薄膜を構成するのと同じIII族元素と窒素とを主成分とし、炭素が添加されて成る絶縁膜が形成された二層構造の積層膜。

【請求項 5】 請求項 4 記載の絶縁膜表面に、前記絶縁膜を構成するのと同じIII族元素と窒素とを主成分とするIII族窒化物薄膜が形成された三層構造の積層膜。

【請求項 6】 前記III族元素はGaである請求項 4 又は請求項 5 のいずれか 1 項記載の積層膜。

【請求項 7】 前記III族元素は、GaとAlである請求項 4 又は請求項 5 のいずれか 1 項記載の積層膜。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、高周波デバイス、ハイパワーデバイスあるいはスピントネル効果デバイス等のIII族窒化物を含むデバイスを作製する際に、高品質な絶縁膜を形成する技術に関するものである。

【0002】

【従来の技術】 従来、金属-絶縁物-半導体(MIS)構造など、半導体と絶縁物の積層構造が用いられているデバイスの絶縁膜は、プラズマCVD法、熱酸化法、あるいは反応性スパッタ法等によって形成されたSiO<sub>2</sub>膜やSiN<sub>x</sub>膜などが用いられている。

【0003】 しかし、これらの方法で絶縁膜を半導体上に成長させる場合には、半導体の結晶方位と絶縁膜の結晶方位との差によって、平滑な絶縁膜を得ることが困難である。

【0004】 また、熱酸化法で形成する場合には、半導体と絶縁膜の界面で十分に酸化が起こらなかったり、逆に半導体中まで酸化が進行し、いずれの場合でも半導体-絶縁膜の急峻な界面が得られないという問題がある。

【0005】 更に、半導体の熱膨張率と絶縁膜の熱膨張率の違いにより、半導体-絶縁膜界面にストレスがかかり、半導体基板中や絶縁膜中に結晶欠陥やクラックが生じてしまう。このような結晶欠陥やクラックは、素子の電気的特性を悪化させてしまう。

【0006】 また、上記のような熱膨張率の違いによ

り、基板全体が反った場合には、素子の作製工程中のエッチングや電極形成などの微細加工工程の精度を低下させ、素子特性を悪くしたり、素子の劣化を引き起こしたりする。

【0007】 これらの問題は、高速、高周波、高耐圧、耐環境デバイスとして注目されているIII族窒化物半導体を構成要素とするIII族窒化物半導体デバイスにおいても同様に生じるものである。

【0008】 特に、GaNは、Mn、Feなどの磁性金属不純物を添加することによって、希薄磁性半導体となることが最近の研究で明らかとなり、MRAMなど、スピントネル効果素子材料として注目を集めているが、このスピントネル効果素子においても、磁性体薄膜と絶縁層の間に上記のような問題が起こっている。

【0009】

【発明が解決しようとする課題】 本発明は、窒化物半導体デバイス、スピントネル効果素子などにおける、窒化物半導体薄膜と絶縁層の接合部の欠陥などが起こすこれらの問題を解決するもので、しかも、非常に容易に絶縁層の形成を行うことを目的としている。

【0010】

【課題を解決するための手段】 請求項 1 記載の発明は、III族窒化物薄膜のエピタキシャル成長中の雰囲気中に炭化水素ガスを導入し、炭素が添加されたIII族窒化物薄膜から成る絶縁膜を形成する絶縁膜の形成方法である。請求項 2 記載の発明は、請求項 1 記載の絶縁膜の形成方法であって、前記絶縁膜は、分子線エピタキシャル法によって成長させる絶縁膜の形成方法である。請求項 3 記載の発明は、請求項 1 又は請求項 2 記載の絶縁膜の形成方法であって、前記絶縁膜は、III族窒化物薄膜をエピタキシャル形成した後、前記エピタキシャル形成の雰囲気中に前記炭化水素ガスを導入し、前記III族窒化物薄膜上に成長させる絶縁膜の形成方法である。請求項 4 記載の発明は、III族窒化物薄膜と、該III族窒化物薄膜表面に、前記III族窒化物薄膜を構成するのと同じIII族元素と窒素とを主成分とし、炭素が添加されて成る絶縁膜が形成された二層構造の積層膜である。請求項 5 記載の発明は、請求項 4 記載の絶縁膜表面に、前記絶縁膜を構成するのと同じIII族元素と窒素とを主成分とするIII族窒化物薄膜が形成された三層構造の積層膜である。請求項 6 記載の発明は、請求項 4 又は請求項 5 のいずれか 1 項記載の積層膜であって、前記III族元素はGaである積層膜である。請求項 7 記載の発明は、請求項 4 又は請求項 5 のいずれか 1 項記載の積層膜であって、前記III族元素はGaとAlである積層膜である。

【0011】 本発明は上記のように構成されており、絶縁膜が、炭素が添加されたIII族窒化物薄膜で構成されている。この絶縁膜は、下層のIII族窒化物薄膜と同じ結晶構造であるから界面における結晶の乱れがなく、絶縁膜中に欠陥が生じることがない。

【0012】更に、その絶縁膜上にIII族窒化物薄膜を成長させる場合でも、そのIII族窒化物薄膜と絶縁膜の界面にも乱れがないから、III族窒化物薄膜中に欠陥が生じることがない。

【0013】下層のIII族窒化物薄膜を分子線エビタキシャル成長法で形成した後、ドーパントの分子線の照射を停止し、代わりにエビタキシャル成長の雰囲気中に炭化水素ガスを導入すると、III族窒化物薄膜中に炭素を含有させることができる。導入した炭化水素ガスはプラズマ化する場合も本発明に含まれる。

【0014】更に、絶縁膜表面にIII族窒化物薄膜を成長させる場合、炭化水素ガスの導入を停止すると共に、必要に応じてドーパントとなる分子線を照射すればよい。

【0015】なお、本発明のIII族窒化物薄膜を構成させるIII族元素は、長周期型元素周期表のIIb属に属する元素、即ち、Al、Ga、Inのいずれかの元素である。

【0016】

【発明の実施の形態】本発明は、エビタキシャル法で成長させた窒化物半導体薄膜上に絶縁膜を形成する場合に、絶縁層として炭化水素ガスを炭素源とし、プラズマを用いたMBE法により成長させた炭素添加III族窒化物エビタキシャル膜を用いる。

【0017】III族窒化物、すなわちAlN、GaN、InNあるいはこれらの混晶であるIII族窒化物薄膜は、エビタキシャル法により、サファイア基板や炭化珪素等の基板上に成長させている。この場合、たとえばMgを添加しながらエビタキシャル成長をさせると、得られるIII族窒化物薄膜はP型の半導体薄膜になり、Siを添加するとN型の半導体薄膜になる。

【0018】これらの半導体薄膜を所望の厚さまで成長させた後、半導体薄膜の材料ガスにメタンを添加し、エビタキシャル成長を行うと、炭素添加III族窒化物薄膜から成る絶縁膜が形成される。炭素添加III族窒化物薄膜は比抵抗 $10^5(\Omega \cdot \text{cm})$ 以上の高抵抗膜であり、GaN系エビタキシャル膜から成る絶縁体/半導体積層構造を形成することができる。

【0019】以上のようにして形成された絶縁体/半導体積層構造においては、絶縁膜と半導体薄膜が同じ結晶構造をもち、かつ格子定数が近いから、従来のSiNx、あるいはSiOxを用いた場合と比較して接合界面は非常に良好なものとなる。

【0020】また、以上のような絶縁体/半導体積層構造の絶縁体薄膜上に、更にIII族窒化物薄膜をエビタキシャル成長させると、半導体/絶縁体/半導体積層構造が得られる。

【0021】例えばスピントネル効果素子を作製する場合においては、GaN薄膜をエビタキシャル成長させる際に、Mn、Fe又はNiを導入し、強磁性のIII族

窒化物薄膜(半導体薄膜)を形成した後、このIII族窒化物薄膜上に炭素添加 $\text{Al}_x\text{Ga}_{1-x}\text{N}(X<0.1)$ エビタキシャル膜を約3nm成長させて絶縁膜とし、さらにその絶縁膜上に、強磁性半導体エビタキシャル膜から成るIII族窒化物薄膜を成長させれば良い。この場合も、GaN系エビタキシャル膜から成る半導体/絶縁体/半導体積層構造であるため、良好な接合界面が得られ、約3nm程度の高品質・極薄絶縁層を得ることができる。

【0022】

10 【実施例】<MISFET>図1により、MISFETをMBE法により作製する際の実施例を示す。図3の符号6は、本発明に用いることができる分子線エビタキシャル装置を示している。

【0023】この分子線エビタキシャル装置6は、成長室60を有している。成長室60の壁面には、第1～第3の分子線蒸発源61～63と、プラズマ源65とが設けられている。

【0024】第1～第3の分子線蒸発源61～63内には、それぞれ第1～第3の半導体材料71～73が配置されている。また、プラズマ源65には、ガス導入系66が接続されており、所望のガスをプラズマ源65内に導入できるように構成されている。

【0025】図1(a)の符号10は、サファイア(0001)から成る絶縁基板であり、この絶縁基板10を分子線エビタキシャル装置6内に搬入し、真空雰囲気中でヒータ69によって加熱する。

【0026】先ず、第1の分子線蒸発源61内からGa分子線を発生させると共に、アンモニアガスあるいはプラズマ源65内からの窒素プラズマを用いて、650℃～800℃の成長温度で、絶縁基板10表面にGaN(0001)バッファ層を約2μmエビタキシャル成長させ、第1のIII族窒化物薄膜11を形成する(図1(b))。

【0027】さらにノンドープGaN層約30nm成長させ、第1のIII族窒化物薄膜11上に第2のIII族窒化物薄膜12を形成する。この第2のIII族窒化物薄膜12はチャンネル層として機能する(図1(c))。

【0028】次に、第1の分子線蒸発源61からの分子線を供給したまま、第2及び第3の分子線蒸発源62、63からそれぞれAl分子線、Si分子線を発生させ、第2のIII族窒化物薄膜12表面に、成長温度約800℃で $2 \times 10^{18}/\text{cm}^3$ の濃度でSiドープされた $\text{Al}_x\text{Ga}_{1-x}\text{N}(X<0.1)$ 層を約3nmの膜厚に成長させる。この $\text{Al}_x\text{Ga}_{1-x}\text{N}(X<0.1)$ から成る第3のIII族窒化物薄膜13は電子供給層として機能する(図1(d))。

【0029】次に、第2、第3の分子線蒸発源62、63からのAlおよびSiの分子線を停止すると共に、プラズマ源65内に、窒素ガス共にメタンガス等の炭化水素ガスを導入し、窒素ガスプラズマと炭化水素ガスプラズマが混合されたプラズマを生成すると、第3のIII族

窒化物薄膜 13 表面に、炭素がドーピングされた GaN から成る絶縁膜 15 が形成される (図 1 (e))。この絶縁膜 15 は約 3 nm の厚みに成長させる。

【0030】この場合のプラズマの生成法としては ECR、或いは RF のどちらを用いても良い。また、プラズマ源 65 内に導入するのではなく、成長室 60 に直接炭化水素ガスを導入し、炭素がドーピングされた GaN から成る絶縁膜を形成してもよい。この場合、導入した炭化水素ガスは、成長室 60 内でプラズマ化し、炭素ガスプラズマを発生させてもよい。

【0031】次に、第 3 の III 族窒化物薄膜 13 表面を部分的に露出させ、その表面にソース、ドレイン電極 21、22 を形成すると共に、絶縁膜 15 表面にドレイン電極 23 を形成すると、MISFET 構造の半導体素子 19 ができあがる。

【0032】

【実施例】<MRAM セル構造>MRAM (Magnetic Random Access Memory) は磁気効果素子を用いた不揮発性固体磁気メモリであり、二層の強磁性体間に、絶縁体層を挟み込んだ構造である。強磁性体間に電圧を印加し、絶縁体層にトンネル電流を流すと、トンネル電流の大きさが上下の強磁性層の磁化の向きによって変化する現象、即ち、トンネル磁気抵抗 (TMR) 効果を利用する。

【0033】図 2 (a) の符号 50 は、サファイア (0001) から成る絶縁基板であり、その上に、図 3 に示したような分子線エピタキシャル装置を用い、MBE 法によって GaN から成る第 1 の III 族窒化物薄膜 (GaN バッファ層) 51 を成長させる (図 2 (b))。このとき Ga は固体蒸発源から供給し、窒素源としては窒素プラズマ、あるいはアンモニアを用いる。窒素プラズマ源は ECR でも RF でも良い。

【0034】第 1 の III 族窒化物薄膜 51 が約 500 nm 程度まで成長し、充分平滑な表面になったところで、Mn がドーピングされた GaN から成る第 2 の III 族窒化物薄膜 52 (下部強磁性体膜 GaN:Mn) を成長させる (同図 (c))。このとき、Ga と Mn は固体蒸発源から供給し、窒素源としては窒素プラズマを用いる。

【0035】第 2 の III 族窒化物薄膜 52 が 10 nm 成

長したところで、その表面への Mn の供給を停止するとともにメタンの供給を開始すると、炭素がドーピングされた GaN 膜から成る絶縁膜 53 が成長する (同図 (d))。メタンは、プラズマで励起して供給しても、た直接成長膜上へ供給しても良い。

【0036】この絶縁膜 53 を 1 nm ~ 3 nm の厚みに成長させた後、メタンの供給を停止し、再び Mn の供給を開始すると、Mn がドーピングされた GaN から成る第 3 の III 族窒化物薄膜 54 (上部強磁性体膜 GaN:Mn) が成長する (同図 (e))。

【0037】第 3 の III 族窒化物薄膜 54 が約 10 nm 成長したところで成長を終了させ、次に、第 2 の III 族窒化物薄膜 52 を部分的に露出させ、この表面に下部電極 61 を形成すると共に、第 3 の III 族窒化物薄膜 54 表面に上部電極 62 を形成すると、MRAM 素子 59 が得られる (同図 (f))。

【0038】なお、以上説明した MISFET 構造の半導体素子 19 と MRAM 素子 59 の製造は、1 台の分子線エピタキシャル装置 6 内で行ったが、製造途中の基板を移動させ、各 III 族窒化物薄膜や絶縁膜は、異なる分子線エピタキシャル装置内で形成してもよい。

【0039】

【発明の効果】この発明は、絶縁体-半導体積層構造を、同じ結晶構造をもち、かつ格子定数の近い GaN 系エピタキシャル膜で作製するため、従来の SiNx、SiO<sub>x</sub> を用いた場合よりも界面順位密度の低い良好な接合界面を持つ高品質・極薄絶縁膜を形成することを可能とする。

【図面の簡単な説明】

【図 1】(a) ~ (f) : MISFET 構造の半導体素子の製造工程を説明するための図

【図 2】(a) ~ (f) : MRAM 素子の製造工程を説明するための図

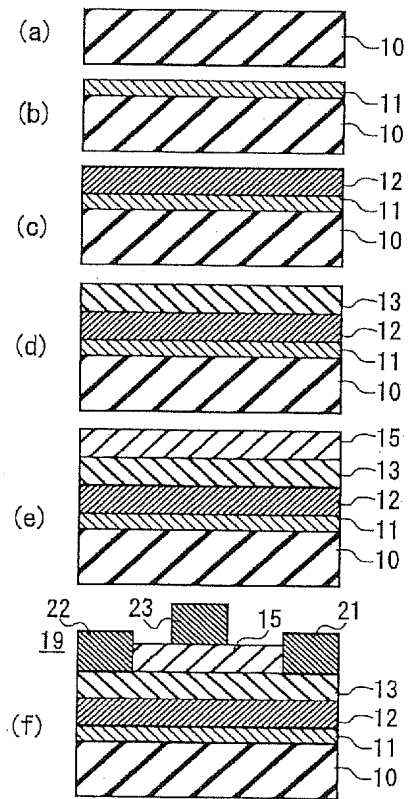
【図 3】本発明に用いることができる分子線エピタキシャル装置の一例を説明するための図

【符号の説明】

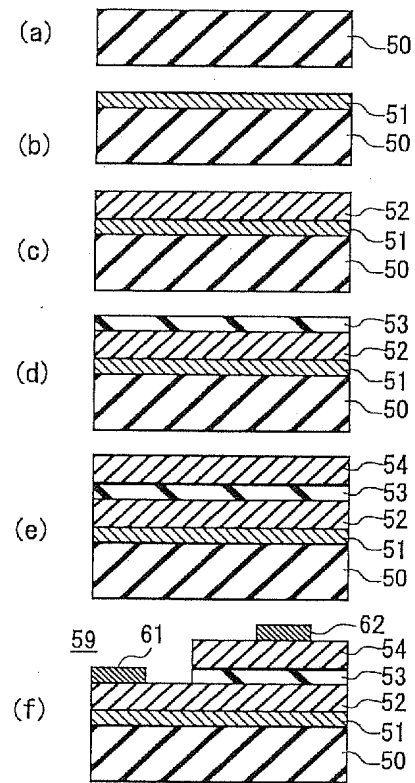
13、52、54……III 族窒化物薄膜

15、53……絶縁膜

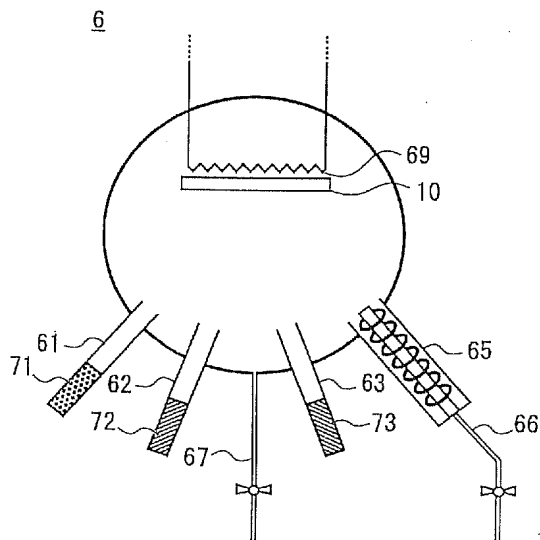
【図 1】



【図 2】



【図 3】



フロントページの続き

(51) Int. Cl. <sup>7</sup>	識別記号	F I	ターム(参考)
H 0 1 L	27/12	H 0 1 L	27/12
	29/78		43/08
	29/786		29/78
	29/80		3 0 1 B
	43/08		3 0 1 G
			6 1 5
			6 1 7 T
			6 1 8 B
		29/80	Z
F ターム(参考)	4G077 AA03 BE11 BE15 DA09 DA15		
	EB01 ED06 EF03 HA06 SC02		
	SC12		
	5F040 DA01 DA21 EB11 EB12 ED03		
	5F058 BA20 BB01 BC08 BC10 BE10		
	BF20 BH20 BJ10		
	5F083 FZ10 HA10 PR22		
	5F102 GD10 GJ10 GK04 GL04 GM04		
	GQ01 HC01 HC07		
	5F103 AA04 BB08 DD01 DD02 GG01		
	HH04 JJ01 JJ03 KK01 KK10		
	LL20 PP14 PP18 RR06		
	5F110 AA12 AA26 CC01 DD04 FF01		
	FF27 GG04 GG12 GG42		

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-291714

(43)Date of publication of application : 19.10.2001

(51)Int.Cl.

H01L 21/314  
C30B 23/08  
C30B 29/38  
H01L 21/203  
H01L 27/10  
H01L 27/12  
H01L 29/78  
H01L 29/786  
H01L 29/80  
H01L 43/08

(21)Application number : 2000-106282

(71)Applicant : ULVAC JAPAN LTD

(22)Date of filing : 07.04.2000

(72)Inventor : SHIMIZU SABURO  
SONODA SAKI

## (54) METHOD OF FORMING INSULATING FILM

(57)Abstract:

PROBLEM TO BE SOLVED: To form a defect-free III nitride thin film/insulating film.

SOLUTION: A dopant molecular beam is stopped after aIII nitride thin film 52 is grown, a hydrocarbon gas is introduced into an atmosphere instead of it, and an insulating film 53 of III nitride thin film loaded with carbon is formed. Furthermore, a hydrocarbon gas is stopped from being introduced, a dopant molecular beam is generated together with a molecular beam containing III elements to form a nitride thin film 54 on the surface of the insulating film 53. The insulating film 53 is of III nitride thin film structure, so that an interface between the insulating film 53 and the III nitride thin films 52 and 54 is never disordered, and no defect is induced.

